

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/009286

International filing date: 16 May 2005 (16.05.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-154656  
Filing date: 25 May 2004 (25.05.2004)

Date of receipt at the International Bureau: 02 June 2005 (02.06.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 5月25日  
Date of Application:

出願番号 特願2004-154656  
Application Number:

[ST. 10/C] : [JP 2004-154656]

出願人 新光電気工業株式会社  
Applicant(s):

2005年 2月16日

特許庁長官  
Commissioner,  
Japan Patent Office

小川

洋

**【書類名】** 特許願  
**【整理番号】** 1043604  
**【提出日】** 平成16年 5月25日  
**【あて先】** 特許庁長官 今井 康夫 殿  
**【国際特許分類】** H01L 23/50  
**【発明者】**  
 【住所又は居所】 長野県長野市小島田町 80番地 新光電気工業株式会社内  
 【氏名】 関 和光  
**【発明者】**  
 【住所又は居所】 長野県長野市小島田町 80番地 新光電気工業株式会社内  
 【氏名】 吉江 崇  
**【発明者】**  
 【住所又は居所】 長野県長野市小島田町 80番地 新光電気工業株式会社内  
 【氏名】 吳 宗昭  
**【特許出願人】**  
 【識別番号】 000190688  
 【氏名又は名称】 新光電気工業株式会社  
**【代理人】**  
 【識別番号】 100099759  
 【弁理士】 青木 篤  
 【氏名又は名称】 03-5470-1900  
**【選任した代理人】**  
 【識別番号】 100092624  
 【弁理士】 鶴田 準一  
**【選任した代理人】**  
 【識別番号】 100082898  
 【弁理士】 西山 雅也  
**【選任した代理人】**  
 【識別番号】 100081330  
 【弁理士】 樋口 外治  
**【手数料の表示】**  
 【予納台帳番号】 209382  
 【納付金額】 16,000円  
**【提出物件の目録】**  
 【物件名】 特許請求の範囲 1  
 【物件名】 明細書 1  
 【物件名】 図面 1  
 【物件名】 要約書 1  
 【包括委任状番号】 0306633

## 【書類名】特許請求の範囲

## 【請求項1】

銅又は銅合金系素材を使用した半導体部品の外部接続端子の表面に、厚さ0.3μm以下のPd又はPd合金めっきを施すにあたって、前記素材とめっきするPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施したことの特徴とする外装パラジウムめっき構造。

## 【請求項2】

前記Pd又はPd合金層の上面に、厚さ0.1μm以下のAu又はAu合金めっきを施すことを特徴とする請求項1に記載の外装パラジウムめっき構造。

## 【請求項3】

鉄又は鉄ニッケル系素材を使用した半導体部品の外部接続端子の表面に、厚さ0.3μm以下のPd又はPd合金めっきを施すにあたって、前記素材とめっきするPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施したことの特徴とする外装パラジウムめっき構造。

## 【請求項4】

前記Pd又はPd合金層の上面に、厚さ0.1μm以下のAu又はAu合金めっきを施すことを特徴とする請求項3に記載の外装パラジウムめっき構造。

## 【請求項5】

銅又は銅合金系素材を使用した半導体部品の外部接続端子の表面に、厚さ0.3μm以下のPd又はPd合金めっきを施すにあたって、

少なくとも半導体チップを搭載するダイ付け、ワイヤーボンディング、及び樹脂封止、の各工程の終了後に、前記外部接続端子の素材表面とめっきを施すPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施すことを特徴とする半導体装置の製造方法。

## 【請求項6】

鉄又は鉄ニッケル系素材を使用した半導体部品の外部接続端子の表面に、厚さ0.3μm以下のPd又はPd合金めっきを施すにあたって、

少なくとも半導体チップを搭載するダイ付け、ワイヤーボンディング、及び樹脂封止、の各工程の終了後に、前記外部接続端子の素材表面とめっきを施すPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施すことを特徴とする半導体装置の製造方法。

【書類名】明細書

【発明の名称】半導体部品の外装パラジウムめっき構造及び半導体装置の製造方法

【技術分野】

【0001】

本発明は、リードフレーム等の半導体部品又は半導体パッケージの外部接続端子を構成している素材表面にパラジウム又はパラジウム合金めっきを施す、外装パラジウムめっき構造及び半導体装置の製造方法に関する。

【背景技術】

【0002】

従来、集積回路（IC）パッケージ等の半導体部品をはんだ、ロウ付け等により基板に実装する場合には、環境保護の観点から鉛を含まない状態で接合するようにした実装方式が一般化しつつある。したがって、ICパッケージの端子部に施される、外装はんだめっきにおいては、Sn/Pb（錫・鉛）はんだめっきに代わり、Sn/Ag（錫・金）、Sn/Bi（錫・ビスマス）、Sn/Cu（錫・銅）めっき等が使用されるに至っている。

【0003】

しかしながら、これらの鉛を含まないはんだめっきにより接合しようとする場合は、ノジュール（塊の形成）や異常析出によるバリが、外部端子を成形する際に、めっき滓となって、端子間の短絡を引き起こしたり、実装後はんだめっき部から発生するウイスカーが端子との間で短絡を引き起こす等、しばしば重大な問題が生ずることがあった。また、鉛成分を含まないはんだめっき浴はその管理が難しく、現在に至るまで安定してめっき皮膜を析出させることができないのが実情であった。

【0004】

また、鉛を含まない外装はんだめっきとして、パラジウム（Pd）又はPd合金皮膜を事前にめっきしたPd-PPF（Pd-Pre Plating Lead Frame）と呼ばれているリードフレームが知られている（特許文献1参照）。しかしながら、従来のPd-PPFでは、ICパッケージ組立加工工程、特にリフローによる半導体素子等の搭載工程における熱履歴にリードフレームの銅基材が耐え得るように下地金属としてニッケル（Ni）を用いなければならなかった。即ち、リフロー工程等のように比較的高い温度の熱履歴が作用した際に、リードフレーム基材である銅又は銅合金がパラジウム（Pd）又はPd合金皮膜へ、或いはその上層へ拡散するのを下地ニッケル層により防止する必要があった。

【0005】

【特許文献1】特許2543619号（特開平4-115558号）

【発明の開示】

【発明が解決しようとする課題】

【0006】

上述したように、従来の半導体パッケージの外装めっき構造において、環境保護の観点から鉛を使用しない場合はウイスカー等の発生により端子間の短絡の問題があり、また基材である銅又は銅合金にパラジウム（Pd）又はPd合金めっき皮膜を形成する場合は、銅のPdへの或いはその上層へ拡散するのを防止するために、Pd又はPd合金皮膜の下地層としてニッケル層を設ける必要があった（特許文献1参照）。

【0007】

そこで、本発明では、半導体パッケージの外装めっき構造において、ロウ付け金属としての従来のはんだめっきに代わる、材料としてPd又はPd合金皮膜を用い、しかも従来のNi, Pd, Auめっきを施した3層めっきリードフレームに代表されるPd-PPF（Pd-Pre Plating Lead Frame）と同様に、端子間におけるウイスカー等による短絡等の問題を生ずることなく、信頼性の高い半導体パッケージを提供することができ、かつ半導体パッケージの組立後の外装工程の安定化を図ることのできる、半導体部品の外装めっき構造を提供することを課題とする。

【課題を解決するための手段】

【0008】

上記の課題を達成するために、本発明によれば、銅又は銅合金系素材を使用した半導体パッケージの外部接続端子の表面に、厚さ0.3μm以下のPd又はPd合金めっきを施すにあたって、前記素材とめっきしたPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施したことを特徴とする外装パラジウムめっき構造が提供される。

#### 【0009】

この場合において、前記Pd又はPd合金層の上面に、このパッケージを実装する基板側のはんだとの濡れ性を向上するために、厚さ0.1μm以下のAu又はAu合金めっきを施すことを特徴とする。

#### 【0010】

また、本発明では、鉄又は鉄ニッケル系素材を使用した半導体パッケージの外部接続端子の表面に、厚さ0.3μm以下のPd又はPd合金めっきを施すにあたって、前記素材とめっきしたPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施したことを特徴とする外装パラジウムめっき構造が提供される。

#### 【0011】

前記Pd又はPd合金層の上面に、このパッケージを実装する基板側のはんだとの濡れ性を向上するために、厚さ0.1μm以下のAu又はAu合金めっきを施すことを特徴とする。

#### 【0012】

また、本発明によると、銅又は銅合金系素材を使用した半導体パッケージの外部接続端子の表面に、厚さ0.3μm以下のPd又はPd合金めっきを施すにあたって、少なくとも半導体チップの搭載するダイ付け、ワイヤーボンディング、及び樹脂封止、の工程の終了後に、前記外部接続端子の素材表面と、めっきを施すPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施すことを特徴とする半導体パッケージの製造方法が提供される。

#### 【0013】

更にまた、本発明によると、鉄又は鉄ニッケル系素材を使用した半導体パッケージの外部接続端子の表面に、厚さ0.3μm以下のPd又はPd合金めっきを施すにあたって、

少なくとも半導体チップの搭載するダイ付け、ワイヤーボンディング、及び樹脂封止、の工程の終了後に、前記外部接続端子の素材表面と、めっきを施すPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施すことを特徴とする半導体パッケージの製造方法が提供される。

#### 【発明を実施するための最良の形態】

##### 【0014】

以下、添付図面を参照して本発明の実施の形態について詳細に説明する。

##### 【0015】

図1は本発明の半導体パッケージの外装パラジウムめっき構造を採用することのできるリードフレームの平面図である。

##### 【0016】

図1に示すリードフレーム10において、12はアウターリード、14はインナーリード、16は半導体チップ（図示せず）が搭載されるチップ搭載部でサポートバー18によりレール20、20に接続されている。22はダムバーである。

##### 【0017】

リードフレーム10上には、チップ搭載部16に半導体チップが搭載され、この半導体チップとインナーリード14とがワイヤで接続され、半導体チップ、ワイヤおよびインナーリード14が封止樹脂により封止されて半導体装置が完成される。この半導体装置のアウターリード12上にはあらかじめはんだ皮膜が形成されるか、或いは半導体装置の基板への実装時にははんだ皮膜が形成されて基板上の所定位置にはんだ付けされる。

##### 【0018】

本発明の実施形態では、樹脂により封止した後のアウターリード12上に、Ni層等の

下地層又は中間層を介在させることなく Pd または Pd 合金皮膜を形成し、場合によっては、さらにその上に Au めっき皮膜を薄く形成する。

【0019】

リードフレームの素材は特に限定されることなく、Cu または Cu 合金、Fe-Ni 合金など通常用いられる素材を使用できる。

【0020】

図2 (a)、(b) は従来の半導体パッケージ又はリードフレームの外装はんだめっき構造の概略断面図、図3は本発明の半導体パッケージの外装はんだめっき構造の第1実施形態の概略断面図、図4は同第2実施形態の概略断面図、図5は樹脂により封止した半導体装置の外観図である。

【0021】

図2 (a) の従来技術においては、リードフレームの端子部の Cu 基材又は Fe-Ni 系合金基材 10 に、厚さ 10 μm 程度のはんだめっき層 24 を形成している。しかしながら、前述のように、本発明では、環境等の観点から、図3に示すように、鉛を使用せずに、Cu 系基材又は Fe-Ni 系合金基材に直接 Pd 又は Pd 合金層をめっきにより形成している。また、本発明においては、図2 (b) に示す、特許文献1に開示されている構造のように、リードフレーム基材 (アウターリード) 10 (12) 上に、Ni 層 32 を介在させて、Pd めっき層 26 を形成し更にその上に Au 層 28 を形成するのではなく、Ni 層を介在させないで直接 Pd 又は Pd 合金層 26 を形成している。

【0022】

即ち、図3に示す本発明の第1実施形態では、半導体装置のリードフレームのアウターリード端子部の Cu 基材又は Fe-Ni 系合金基材 10 (12) に、厚さ 0.3 μm 以下のパラジウム (Pd) めっき層又は Pd 合金めっき層 26 を形成している。この Pd 又は Pd 合金めっき層 26 の厚さは実際上は 0.05 μm 程度でその役割を果たす。

【0023】

また、図4に示す本発明の第2実施形態では、第1実施形態と同様、半導体装置のリードフレームのアウターリード端子部の Cu 基材又は Fe-Ni 系合金基材 10 (12) に、厚さ 0.3 μm 以下の厚さでパラジウム (Pd) めっき層又は Pd 合金めっき層 26 を形成し、更に、その上面に、0.1 μm 以下の厚さで Au めっき層 28 を形成したものである。実際上、この Au めっき層 28 の厚さは、0.001 μm ~ 0.1 μm であり、最も薄い場合は、Au 原子 1 個づつの厚みに相当するものとなる。また、この第2実施形態においても、Pd 又は Pd 合金めっき層 26 の厚さは 0.05 μm 程度であって良い。

【0024】

このように、従来のはんだめっきに代わる材料として Pd 又は Pd 合金皮膜を用いた、リードフレーム等における 3 層 Pd-PPF (Pd-Pre Plating Lead Frame) 構造は、図2 (b) に示すように、基材の銅 (Cu) 10 (12) と、下地金属のニッケル (Ni) 32 と、中間層のパラジウム (Pd) 26 と、最上層の金 (Au) 28 からなる構造となっている。このような 3 層 Pd-PPF の利点は、半導体パッケージの組立工程に入る前からリードフレームにリフローによって外部端子と基板を接合可能なめっきを施しておくことにより、組立後におけるめっきプロセスを省略できることである。

【0025】

しかしながら、組立工程においては、半導体チップの搭載するダイ付け工程、ワイヤーボンディング工程、樹脂封止工程等、非常に多くの熱履歴が加わることとなる。この熱履歴からリードフレームの酸化を防ぎ、組立後に良好なはんだ濡れ性を確保する為に、Cu の拡散防止層として Ni が、また Ni の拡散防止層として Pd が、そして更に Pd の拡散防止層として Au が施される。

【0026】

本発明では、半導体パッケージの組立工程後に、図3のように、パッケージの端子部に Pd めっき、又は図4のように Pd めっきを施した後その上に更に Au めっきを施すことにより、半導体チップの搭載するダイ付け工程、ワイヤーボンディング工程、樹脂封止工

程等、の組立工程時の熱履歴によるリードフレームの酸化を考慮しなくて良いものとする。或いは、ダイ付け、ワイヤーボンディング、樹脂封止等、の組立工程を経るとしても、これらの段階において加わるべき温度条件が、リードフレームの酸化を考慮しなくて良い程度の低い温度で遂行可能なものとする。

#### 【0027】

このため、本発明では、下地金属としてのNiを省略することができ、場合によっては、最上層のAuめっきも省略することができる。

#### 【0028】

Pd又はPd合金めっき層26のような貴金属とモールド封止樹脂30(図5)との間は、親和性が乏しいため、Pd-PPFに比べると、従来技術におけるAgめっきリードフレームはモールド封止樹脂との密着性に優れる傾向にある。現在主流となっている鉛を含まないはんだを用いると、高温リフローによってリードフレームと封止樹脂との剥離が生じ易くなってしまい、モールド樹脂30との密着性に有利な従来技術型のAgめっきリードフレームが市場に受け入れられる場合もある。

#### 【0029】

しかしながら、鉛を含まない外装はんだめっきは、めっき浴の管理が難しく、いまだ安定しためっき皮膜を形成するに至っていない。また、異常析出、ウイスカー等の発生が問題となる。このため、従来技術型のAgめっきリードフレームにおいても、Pd外装はんだめっきが有効となり得る。

#### 【0030】

Pd-PPFは外部接続端子と基板への接合のみならず、ワイヤーボンディングを行なうためのめっき皮膜を兼ねることから、リードフレーム全面に、Ni、Pd、Auめっきを行っているのが現状である。

#### 【0031】

しかしながら、本発明では、従来技術型のAgめっきリードフレームを使用してモールド樹脂封止後に、即ち、図5に示すように樹脂30により封止した後にアウターリード12の接続端子部のみに、Pdめっき26、又はPdめっきを施した後その上に更にAuめっき28を施すことで、貴金属であるPd及びAuの使用量を大幅に削減し、半導体パッケージの価格を低減することが可能となった。

#### 【0032】

したがって、上記のような本発明の半導体パッケージの外装めっき構造によると、従来の鉛を含まない外装めっき構造に比べて、次のような利点がある。

#### 【0033】

(1) 実装後のはんだめっきからのウイスカー等により短絡の可能性が少ない。これに対し、従来の、鉛を含まない外装はんだめっきにおいては、めっき浴の管理が難しく、安定しためっき皮膜を形成するのが困難で、異常析出を生じ易く、ウイスカー等による、端子間の短絡の問題がある。

#### 【0034】

(2) Pdめっきは、めっき浴が安定しているため、管理が容易であり、めっき皮膜も安定しているので、異常析出や、ウイスカーによる端子間の短絡等の可能性が低い。

#### 【0035】

(3) はんだめっきは、一般的に必要とされる厚みは10μm程度で、めっき析出時間が60~120秒であるのに対し、Pdめっきは一般的に必要とされる厚み0.05μm程度のめっき析出時間は5秒程度であり、その後、Auめっきを施す場合であっても、その厚さが極めて薄いため、めっき析出時間は5秒程度であり、従来の場合と比べめっき析出時間を1/10程度に押さえることが出来、生産性を大幅に向上させることが可能となる。

#### 【0036】

以上添付図面を参照して本発明の実施形態について説明したが、本発明は上記の実施形態に限定されるものではなく、本発明の精神ないし範囲内において種々の形態、変形、修

正等が可能である。

【産業上の利用可能性】

【0037】

以上説明したように、本発明によれば、従来の、鉛を含まない外装はんだめっきと比較して、めっき浴の管理が容易で、安定しためっき皮膜を形成することができ、異常析出やウイスカーカー等による、端子間の短絡の問題を起こす可能性が少ない。また、めっきに要する時間を短くすることができ、生産性の大幅な向上が可能となる。

【図面の簡単な説明】

【0038】

【図1】本発明の外装パラジウムめっき構造を採用することのできる半導体部品、特にリードフレームの平面図である。

【図2】従来の外装パラジウムめっき構造の2つの例（a）、（b）を断面図で示す。

【図3】本発明の第1実施形態に係る外装パラジウムめっき構造の断面図である。

【図4】本発明の第2実施形態に係る外装パラジウムめっき構造の断面図である。

【図5】本発明の外装パラジウムめっき構造を採用した半導体装置の外観を示す。

【符号の説明】

【0039】

10…リードフレーム（基材）

12…アウターリード

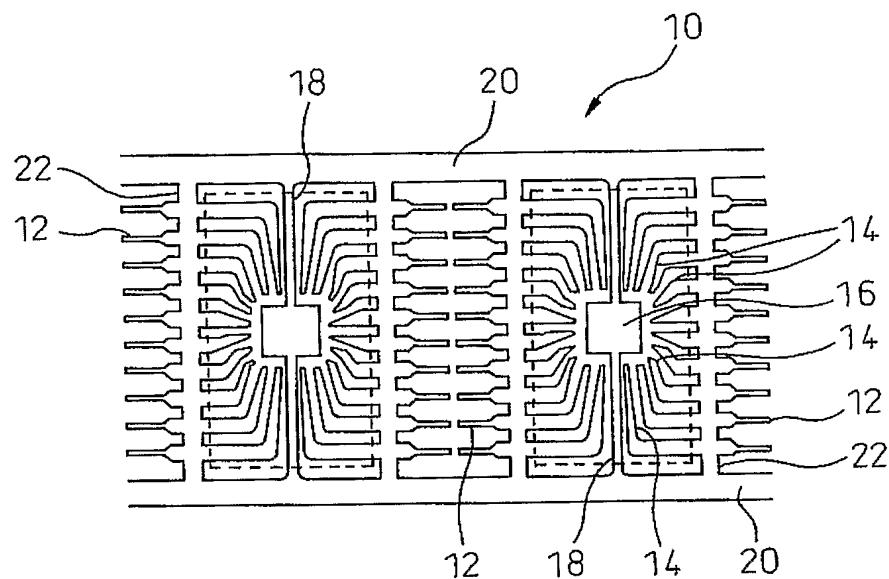
26…Pd又はPd合金めっき層

28…Auめっき層

30…封止樹脂

【書類名】 図面  
【図 1】

図 1

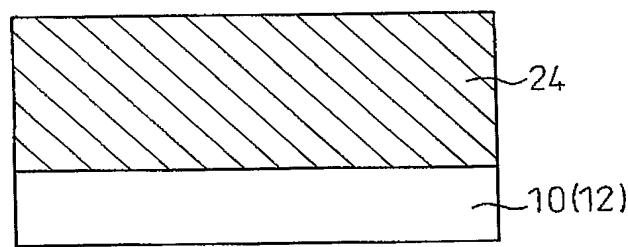


【図 2】

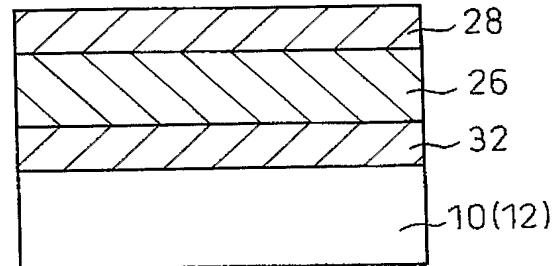
図 2

従来例

(a)

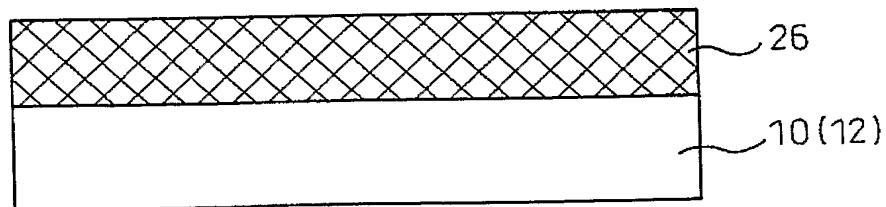


(b)



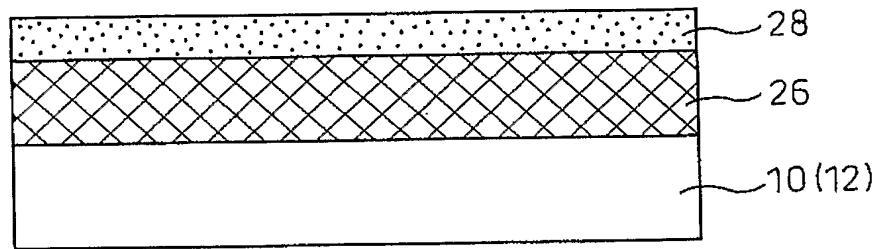
【図 3】

図 3



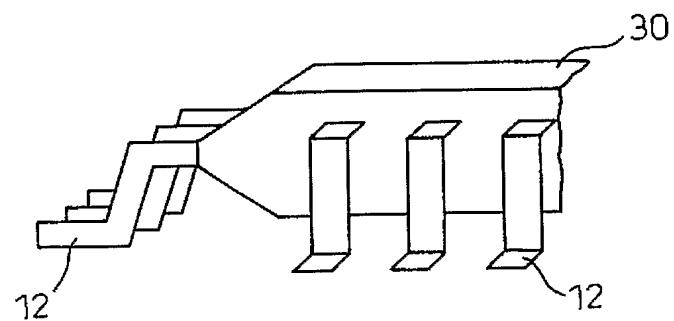
【図4】

図4



【図5】

図5



【書類名】要約書

【要約】

【課題】 半導体パッケージの外装めっき構造において、ロウ付け金属としての従来のはんだめっきに代わる材料として、Pd又はPd合金皮膜を用い、端子間におけるウイスカ一等による短絡等の問題を生ずることなく、信頼性の高い半導体部品の外装めっき構造を提供する。

【解決手段】 銅又は銅合金系素材を使用した半導体部品の外部接続端子(10, 12)の表面に、ロウ付け金属としての従来のはんだめっきに代わる材料として、Pd又はPd合金(26)を用い、0.3μm以下の厚さのめっき皮膜を形成する場合に、前記素材とめっきしたPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施す、また、更にその上に0.1μm以下のAu又はAu合金めっき(28)を施す。

【選択図】 図3

特願 2004-154656

出願人履歴情報

識別番号

[000190688]

1. 変更年月日

[変更理由]

住 所

氏 名

2003年10月 1日

住所変更

長野県長野市小島田町 80 番地

新光電気工業株式会社